

INTER-NETWORK EQUIPMENT

Patent Number: JP9275413
Publication date: 1997-10-21
Inventor(s): ANDORIYUU HAATO; FUKUDA MASASHI; SAKOTA HIROYUKI; OIKAWA YASUNORI
Applicant(s):: HITACHI LTD; HITACHI COMPUT ENG CORP LTD; HITACHI SOFTWARE ENG CO LTD
Requested Patent: ☐ JP9275413
Application Number: JP19960083654 19960405
Priority Number(s):
IPC Classification: H04L12/46 ; H04L12/28 ; H04L12/66
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To provide an inter network equipment which conducts a highly efficient routing in a large scale network by enhancing the utilizing efficiency of a path interconnecting a memory of each processor module of a multi-processor router and each processor module.

SOLUTION: In this inter network equipment containing plural networks and adopting a multi-processor structure for communication among networks, a master module 2 having functions of routing protocol processing, routing processing and address solution processing informs dynamically path information to link modules 3, 4 each having a routing processing function. Furthermore, the path information has both sets of network layer address and data link layer address in common and the path information to be noticed as above is only information required for the link module 3 or 4 so as to reduce the memory capacity of the link module and make the retrieval processing of the path information efficient.

Data supplied from the esp@cenet database - 12

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)

JP 0009275413 AA

H04L 12/46

H04L 12/28

H04L 12/66

Ablagen: H04L 12/46

Anmeldenummer: 1996 83654

Anmeldedatum: 5.4.1996

Publikationsdatum: 21.10.1997

Prioritäten:

Land	Datum	Nummer	Art
------	-------	--------	-----

Erfinder: ANDORIYUU HAATO

FUKUDA MASASHI

SAKOTA HIROYUKI

OIKAWA YASUNORI

Anmelder: HITACHI LTD

HITACHI COMPUT ENG CORP LTD

HITACHI SOFTWARE ENG CO LTD

Titel: INTER-NETWORK EQUIPMENT

Zusammenfassung

PROBLEM TO BE SOLVED: To provide an inter network equipment which conducts a highly efficient routing in a large scale network by enhancing the utilizing efficiency of a path interconnecting a memory of each processor module of a multi-processor router and each processor module.

SOLUTION: In this inter network equipment containing plural networks and adopting a multi-processor structure for communication among networks, a master module 2 having functions of routing protocol processing, routing processing and address solution processing informs dynamically path information to link modules 3, 4 each having a routing processing function. Furthermore, the path information has both sets of network layer address and data

THIS PAGE BLANK (USPTO)

link layer address in common and the path information to be noticed as above is only information required for the link module 3 or 4 so as to reduce the memory capacity of the link module and make the retrieval processing of the path information efficient.

COPYRIGHT: (C)1997,JPO

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-275413

(43) 公開日 平成9年(1997)10月21日

(51) Int.Cl.⁸

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 L 12/46

H 0 4 L 11/00

3 1 0 C

12/28

9466-5K

11/20

B

12/66

審査請求 未請求 請求項の数5 O L (全 8 頁)

(21) 出願番号 特願平8-83654

(22) 出願日 平成8年(1996)4月5日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233011

日立コンピュータエンジニアリング株式会
社

神奈川県秦野市堀山下1番地

(71) 出願人 000233055

日立ソフトウェアエンジニアリング株式会
社

神奈川県横浜市中区尾上町6丁目81番地

(74) 代理人 弁理士 小川 勝男

最終頁に続く

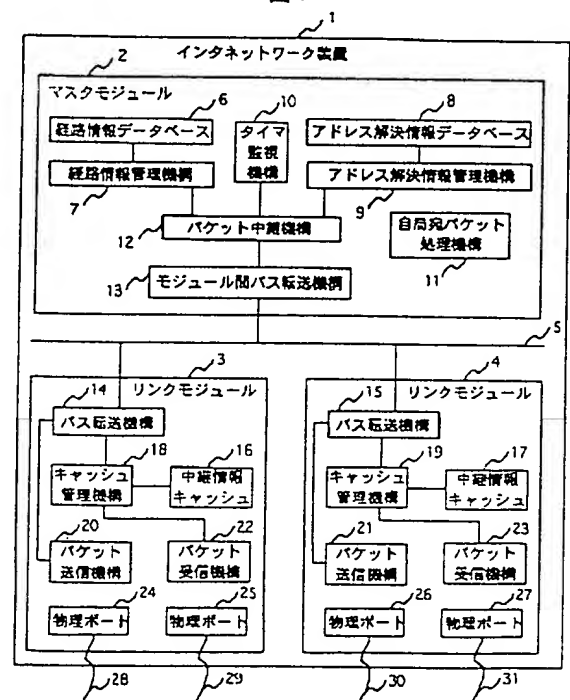
(54) 【発明の名称】 インタネットワーク装置

(57) 【要約】

【課題】 マルチプロセッサルータの各プロセッサモジュールのメモリ及び各プロセッサモジュールを接続するバスの使用効率を高めることにより、大規模ネットワークにおける効率の高いルーティングを行なうインタネットワーク装置を提供する。

【解決手段】 複数のネットワークを収容し、ネットワーク間の通信を行なうマルチプロセッサ構造のインタネットワーク装置において、ルーティングプロトコル処理、ルーティング処理及びアドレス解決処理機能を有するマスタモジュールが、ルーティング処理機能を有するリンクモジュールに経路情報を動的に通知し、かつ、前記経路情報はネットワーク層アドレスとデータリンク層アドレスの両情報を兼ね備えており、かつ、前記の通知される経路情報は該リンクモジュールに必要な情報のみとし、該リンクモジュールのメモリ容量の削減化及び経路情報の検索処理の効率化を図る。

図 1



【特許請求の範囲】

【請求項1】複数のネットワークを相互に接続し、接続したネットワーク間のパケット中継を行うインタネットワーク装置であって、ルーティングプロトコルを実行するマスタモジュールとネットワーク間のパケット中継処理を行う1つまたは複数のリンクモジュールとを有し、前記マスタモジュールと前記リンクモジュールをそれぞれ別のプロセッサにて構成し、前記マスタモジュールと前記リンクモジュールはモジュール間バスを介して相互接続されており、前記マスタモジュールは経路情報の計算を行う経路情報管理機構と経路情報の計算結果である経路情報部と端末の宛先ハードウェアアドレスを解決するアドレス解決情報管理機構と宛先ハードウェアアドレスの解決結果であるアドレス解決情報部と端末間の通信パケットの中継処理を行うフレーム中継機構とモジュール間バスを介して前記リンクモジュールへパケットの転送処理及び受信処理を行うモジュール間バス転送機構を具備し、前記リンクモジュールはネットワークへの接続を行う1つまたは複数のポートと前記ポートが受信したパケットの受信処理を行うパケット受信機構と前記ポートを介してネットワークへのパケット送信処理を行うパケット送信機構と経路情報部及びアドレス解決情報部を有するキャッシュ部と前記キャッシュ部への経路情報及びアドレス解決情報の登録及び削除を行うキャッシュ管理機構と前記キャッシュ部を参照し受信パケットの宛先検索処理を行うキャッシュ検索機構とネットワークから受信したパケットを前記モジュール間バスを介して前記マスタモジュールまたは前記他リンクモジュールへの転送を行うモジュール間バス転送機構を具備し、ネットワークに接続した前記ポートから前記パケット受信機構を介してパケットを受信した時に前記パケットの宛先ネットワークアドレス情報をキーとして前記キャッシュ部を前記キャッシュ検索機構が検索し、検索の結果、中継先情報及び宛先ハードウェアアドレス情報が前記キャッシュ部に登録されている場合、前記バス転送機構を利用して、登録されているパケットの中継先である前記他リンクモジュールへパケットの転送を行い、前記他リンクモジュールは転送された前記パケットをバス転送機構を介して受信し、受信した前記パケットをパケット送信機構を介してネットワークを接続した前記ポートへパケット送信を行うことを特徴とするインタネットワーク装置。

【請求項2】前記キャッシュ部中の個々のエントリ情報は、前記経路情報部の中継先情報と前記アドレス解決情報部の宛先ハードウェアアドレス情報の両情報で構成され、前記キャッシュ部が有する中継先情報の数は前記経路情報部が有する中継先情報の全部あるいは一部のみを有し、前記キャッシュ部が有する宛先ハードウェアアドレス情報の数は前記アドレス解決情報部が有する宛先ハードウェアアドレス情報の全部あるいは一部のみを有することを特徴とする請求項1記載のインタネットワーク

装置。

【請求項3】前記キャッシュ検索機構が前記キャッシュ部の検索を行った時に、中継先情報または宛先ハードウェアアドレス情報が前記キャッシュ部に登録されていない場合には、前記バス転送機構を利用して、前記マスタモジュール宛に前記パケットの送信を行い、送信されたパケットをモジュール間バス転送機構を介して受信したマスタモジュールは、前記パケットの受信処理を前記フレーム中継機構にて行い、前記経路情報部からは中継先情報を経路情報管理機構が、前記アドレス解決情報部からは宛先ハードウェアアドレス情報をアドレス解決情報管理機構が受信した前記パケット中の宛先ネットワークアドレス情報をキーとして検索を行い、検索結果から得た中継先情報及び宛先ハードウェアアドレス情報を用いてフレーム中継機構は前記パケットの送信先である前記リンクモジュール宛に前記モジュール間バス転送機構を利用して送信し、前記マスタモジュールから前記パケットをバス転送機構を介して受信した前記リンクモジュールがパケット送信機構を介してネットワークを接続した前記ポートへパケット送信を行うことを特徴とする請求項1記載のインタネットワーク装置。

【請求項4】前記マスタモジュールは、前記パケットの送信元リンクモジュールに対して中継先情報及び宛先ハードウェアアドレス情報の登録指示をモジュール間バス転送機構を介して動的に行うことを特徴とする請求項3記載のインタネットワーク装置。

【請求項5】前記モジュール間バス転送機構のバスマルチキャスト転送機能を利用することにより、前記パケットの送信元である前記リンクモジュールに対する中継先情報及び宛先ハードウェアアドレス情報の登録指示と、前記パケットの送信先である前記リンクモジュールへのパケット送信を同時に行うことを特徴とする請求項4記載のインタネットワーク装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はネットワーク間を接続するインタネットワーク装置に関し、特にマルチプロセッサ構造のインタネットワーク装置のルーティング方式に関する。

【0002】

【従来の技術】従来のルーティング方式は特開平7-107111号公報に記載のように、経路情報として宛先ネットワーク情報のみを有していた。この従来方式では、中継先経路を決定する経路情報の検索を行った後に宛先ハードウェア情報の検索を行なう必要があり、ルーティング処理における検索効率の配慮がなされていなかった。

【0003】

【発明が解決しようとする課題】上記従来技術は、経路情報およびアドレス解決情報用のメモリの使用効率や読

み出し回数の点について配慮がされておらず、必要以上にメモリを使用し、検索処理が重複するとの問題があった。

【0004】本発明の目的は、ルーティングプロトコルを実行するマスタモジュールとネットワーク間のパケット中継処理を行う1つまたは複数のリンクモジュールとを有するインタネットワーク装置において、マスタモジュールがリンクモジュールに対し必要最低限の経路情報を動的に通知することにより、リンクモジュールキャッシュのメモリ使用を最適化することにある。

【0005】本発明の他の目的は、ルーティングプロトコルを実行するマスタモジュールとネットワーク間のパケット中継処理を行う1つまたは複数のリンクモジュールとを有するインタネットワーク装置において、リンクモジュールにおけるキャッシュ検索処理を簡素化することにある。

【0006】本発明の他の目的は、ルーティングプロトコルを実行するマスタモジュールとネットワーク間のパケット中継処理を行う1つまたは複数のリンクモジュールとを有するインタネットワーク装置において、宛先ネットワーク情報とハードウェア情報を経路情報の1エントリ中に保持することにより、ルーティング処理における検索の効率の向上を狙うことにある。

【0007】

【課題を解決するための手段】上記目的を達成するため、ルーティングプロトコルを実行するマスタモジュールとネットワーク間のパケット中継処理を行う1つまたは複数のリンクモジュールとを有するインタネットワーク装置において、マスタモジュールが各リンクモジュールに必要な情報のみを動的に通知し、各リンクモジュール側においては経路とアドレス解決の両情報を合わせてキャッシュ的に格納される方式を採用したものである。また、リンクモジュール側の処理の簡素化のために、経路情報とアドレス解決情報の総合管理をマスタモジュールに持たせ、リンクモジュール側は経路情報の検索処理とパケットの送受信処理のみを実行する方式としたものである。さらに、モジュール間バスにおけるマルチキャスト機能（一斉に複数のリンクモジュールに送信する機能）を前提として、バス使用効率向上のために経路とアドレス解決の情報の通知時に前記マルチキャスト機能を利用したものである。

【0008】

【発明の実施の形態】以下、本発明の実施例を図面を参照して詳細に説明する。

【0009】図1は本発明の実施例の動作環境であるマルチプロセッサ型のインタネットワーク装置の構成図である。インタネットワーク装置(1)は、経路情報とアドレス解決情報を管理するルーティングプロトコル機能、パケットを中継する機能及びハードウェアアドレス解決機能を有する一つのマスタモジュール(2)と伝送

路(28、29、30、31)へのパケットの送受信機能及び高速ルーティング機能を有する1つ又は複数のリンクモジュール(3、4)から構成され、モジュール間バス(5)により各モジュール間を接続される。マスタモジュール(2)は、ネットワーク層の経路情報を有する経路情報データベース(6)と、経路情報データベース(6)を管理する機能を有する経路情報管理機構(7)と、ネットワーク層アドレス(プロトコルアドレス)とデータリンク層アドレス(ハードウェアアドレス)の対応情報を有するアドレス解決情報データベース(8)と、アドレス解決情報データベース(8)を管理する機能を有するアドレス解決管理機構(9)と、該データベースの更新契機を決定する機能を有するタイマ監視機構(10)と、宛先アドレスが自局となっている受信パケットを処理する機能を有する自局宛パケット処理機構(11)とパケットの中継機能を有するパケット中継機構(13)と、モジュール間バス(5)を介して他のリンクモジュール(3、4)間との通信を実行する機能を有するモジュール間バス転送機構(13)から構成される。

【0010】リンクモジュール(3、4)は1つ以上の物理ポート(24、25、26、27)と、伝送路(28、29、30、31)へのパケットの送信機能を有するパケット送信機構(20、21)と、伝送路(28、29、30、31)からのパケットの受信機能を有するパケット受信機構(22、23)と、モジュール間バス(5)からのパケットの受信機能及び該バス(5)へパケットを送信する機能を有するバス転送機構(14、15)と、ハードウェアアドレスとプロトコルアドレスの両機能を兼ね備えたルーティング情報を有する中継情報キャッシュ(16、17)と、該キャッシュ(16、17)の登録及び検索の機能を有するキャッシュ管理機構(18、19)から構成される。

【0011】図2は伝送路上のパケットフォーマット図、図3はモジュール間バス(5)上のモジュール間転送パケットフォーマット図であり、伝送路パケット(32)は送信先ハードウェアアドレス部(36)と送信元ハードウェアアドレス部(37)から成るデータリンク層ヘッダ部(33)と送信先プロトコルアドレス部(38)と送信元プロトコルアドレス部(39)から成るネットワーク層ヘッダ部(34)及びデータ部(35)から構成され、更にプロトコルアドレス部(38、39)はネットワーク部(40)及びステーション部(41)から構成される。モジュール間転送パケット(42)は送信先ポート番号(44)とキャッシュ登録先ポート番号(45)及び伝送路パケット(32)の到達点か自ルータに直結しているネットワークに存在するか否かを示す直結フラグ(46)から成るモジュール間転送パケット管理ヘッダ部(43)と伝送路パケット(32)から構成される。

30

40

50

【0012】図4は中継情報キャッシュ(16、17)のキャッシュエントリフォーマット図であり、1つのキャッシュエントリ(47)は送信先プロトコルアドレス(48)と送信先ポート番号(49)及び送信先ハードウェアアドレス(50)から構成され、データリンク層アドレスとネットワーク層アドレスとの両情報を有することを特徴とする該中継情報キャッシュ(16、17)は0エントリ以上のキャッシュエントリ(47)から構成される。

【0013】以下、マスタモジュール(2)及びリンクモジュール(3、4)の各機構の動作を説明する。

【0014】図5はリンクモジュール(3、4)のバケット受信時の処理フローであり、バケット受信機構(22、23)が物理ポート(24、25、26、27)から伝送路バケット(32)を受信すると、キャッシュ管理機構(18、19)に通知する。該キャッシュ管理機構(18、19)は、先ず送信先プロトコルアドレス(38)のネットワーク部(40)をキーとして中継情報キャッシュ(16、17)からマッチするエントリ(47)を検索し、検索が失敗した場合、更にプロトコルアドレス全部(38)をキーとして再検索する。検索が失敗した場合、バス転送機構(14、15)がバケットをマスタモジュール(2)へ転送する。一方、前記の検索が成功した場合、検索で読み出した中継情報キャッシュエントリ(47)の送信先ハードウェアアドレスを該バケットの送信先ハードウェアアドレス部(36)にコピーし、次に中継情報キャッシュエントリ(47)上の送信先ポート番号(49)で示す物理ポートが該バケットを受信した物理ポート(24、25、26、27)と同一モジュールに存在するかの検査を実行する。前記検査にて存在する場合は、バケット送信機構(20、21)が該バケットの送信元ハードウェアアドレス部(37)に送信する物理ポート(24、25、26、27)のハードウェアアドレスをコピーし、送信処理を実行し、前記検査にて存在しない場合はバス転送機構(14、15)が中継情報キャッシュエントリ(47)上の送信先ポート番号の存在するリンクモジュール(3、4)へ転送することにより高速なルーティングが実施される。

【0015】図6はリンクモジュール(3、4)でのキャッシュ検索失敗後に行なわれるマスタモジュール中継動作フローであり、モジュール間バス転送機構(13)がモジュール間バス(5)から該バケット(42)を受信すると、中継機構(12)に通知し、該機構(12)は該バケットに含まれる伝送路バケット(32)の送信先プロトコルアドレス(38)が自局宛かの検査を実行する。前記検査にて自局宛である場合、自局宛バケット処理機構(11)に通知し、前記検査にて自局宛でない場合、経路情報管理機構(7)に通知し、該機構(7)は該バケットの送信先プロトコルアドレス部(38)の

ネットワーク部(40)をキーとして経路情報データベース(6)から最短経路を検索する。前記検索にて該経路が存在しない場合、該バケットを廃棄し、前記検索にて該経路が存在する場合は、モジュール間バケット管理ヘッダ(43)の送信先ポート番号(44)に送信物理ポート番号を書き、該ヘッダ(43)のキャッシュ登録先ポート番号(45)に受信物理ポート番号を書き、該バケットの到達点が自インタネットワーク装置(1)に直結しているネットワークに存在するか否かを示す直結フラグ(46)を書き、アドレス解決管理機構(9)に通知する。該機構(9)はアドレス解決処理を実行し、本処理が成功した場合、情報データベース(8)を更新した後、該バケット(32)の送信先ハードウェアアドレス部(36)にコピーし、中継機構(12)に通知する。アドレス解決処理が失敗した場合、該バケットをはいきする。中継機構(12)はモジュール間バスマルチキャスト機能がない場合、バケットを送信先リンクモジュールへ転送した直後に同一バケットを受信元リンクモジュールへ転送するが、該バスマルチキャスト機能がある場合、送信先リンクモジュールと受信元リンクモジュールとへ同時に転送することにより、マルチプロセッサ型のインタネットワーク装置(1)におけるモジュール間バス(5)の使用効率を向上することが可能となり、かつ、必要な経路情報のみを動的にリンクモジュールに登録することが可能となる。

【0016】図7はリンクモジュール(3、4)がマスタモジュール(2)又は他のリンクモジュール(3、4)からモジュール間転送バケット(42)を受信する際に実施するバケット送信/キャッシュ登録処理フローを示す。バス転送機構(14、15)がモジュール間転送バケット(42)を受信するとモジュール間転送バケット管理ヘッダ(43)の登録先ポート番号(45)で示される物理ポートが自リンクモジュールに存在するかのキャッシュ登録判定処理を実行する。存在しない場合、該バケットをバケット送信機構(20、21)に通知する。存在する場合、キャッシュ管理機構(18、19)に通知し、キャッシュ登録処理を実行する。該機構(18、19)はモジュール間転送バケット管理ヘッダ(43)の直結フラグ(46)を参照し、伝送路バケット(32)の到達点が自リンクモジュールに直結しているネットワークに存在する場合、該バケットの送信先プロトコルアドレス全体(38)をキャッシュエントリ(47)の送信先プロトコルアドレス(48)に登録し、伝送路バケット(32)の到達点が自ルータに直結しているネットワークに存在しない場合、該バケットの送信先プロトコルアドレス部(38)のネットワーク部(40)をキャッシュエントリ(47)の送信先プロトコルアドレス(48)に登録し、該キャッシュエントリ(47)の送信ポート番号(49)と送信先ハードウェアアドレス(50)にモジュール間転送バケット管理へ

ッダ(43)の送信先ポート番号(44)と送信先ハードウェアアドレス(36)を登録し、パケット送信機構(20、21)に通知する。該機構(20、21)はモジュール間転送パケット管理ヘッダ(43)の送信先ポート番号(44)で示される物理ポートが自リンクモジュールに存在するかのパケット送信判定処理を実行する。存在する場合、該パケットの送信先ポート番号(44)で示される物理ポート(24、25、26、27)に送信し、存在しない場合、該パケットを廃棄する。

【0017】図8は、マスタモジュールの経路情報データベース(6)又はアドレス解決情報データベース(8)変化時におけるキャッシュエントリ削除指示を行なうマスタモジュール(2)の動作フローであり、

(a)は経路情報データベース(6)変化時に、パケット中継機構(12)がタイマ監視機構(10)又は自局宛パケット処理機構(11)からの通知を受けてネットワーク層のアドレス情報をキーとしたキャッシュエントリ削除指示を全リンクモジュール(3、4)へ送信する動作を示し、(b)はアドレス解決情報データベース(8)変化時にパケット中継機構(12)がタイマ監視機構(10)又は自局宛パケット処理機構(11)からの通知を受けてハードウェアアドレス情報をキーとしたキャッシュエントリ削除指示を全リンクモジュール(3、4)へ送信する動作である。

【0018】図9は、リンクモジュール(3、4)がキャッシュエントリ削除指示を受信した時の動作フローであり、バス転送機構(14、15)がマスタモジュール(2)からのキャッシュエントリ削除指示を受信し、キャッシュ管理機構(18、19)に通知する。該管理機構は、該指示のキーがネットワーク層アドレスであるか、データリンク層アドレスであるかを判定し、ネットワーク層アドレスがキーである場合、中継情報キャッシュ(16、17)から該キーアドレスと同じ送信先プロトコルアドレス(48)を持つキャッシュエントリ(47)を検索し、ハードウェアアドレスがキーである場合は、中継情報キャッシュ(16、17)から該キーアドレスと同じ送信先ハードウェアアドレス(50)を持つキャッシュエントリ(47)を検索する。中継情報キャッシュ(16、17)に該当エントリが存在する場合は該エントリを削除し、該当エントリがない場合は処理を終了する。

【0019】

【発明の効果】本発明によれば、マルチプロセッサ構造のインターネットワーク装置における各リンクモジュールが保持する経路情報は、各リンクモジュールに必要最低限の情報のみであるため、メモリを効率的に使用することが可能である。また、各リンクモジュールが保持する経路情報にはネットワーク層のアドレス情報とデータリンク層のアドレス情報との両情報を兼ね備えているため、高速かつ効率の高い検索処理が可能となる。更にマルチプロセッサ間の通信においてマルチキャスト方式を用いることにより、マスタモジュールの処理及びプロセッサ間接続バスの負荷の軽減が可能となる。

【図面の簡単な説明】

【図1】マルチプロセッサ構造のインターネットワーク装置の構造図である。

【図2】ネットワーク伝送路上を流れるパケットフォーマットである。

【図3】インターネットワーク装置内のバス上を流れるパケットフォーマットである。

【図4】リンクモジュールで保持するキャッシュエントリのフォーマットである。

【図5】リンクモジュールにおけるパケット受信処理フローである。

【図6】マスタモジュールにおける中継処理フローである。

【図7】リンクモジュールにおけるパケット送信処理フローである。

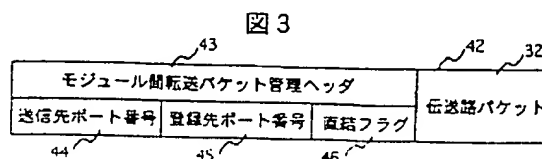
【図8】マスタモジュールでのキャッシュエントリ削除指示送信処理フローである。

【図9】リンクモジュールでのキャッシュエントリ削除指示受信処理フローである。

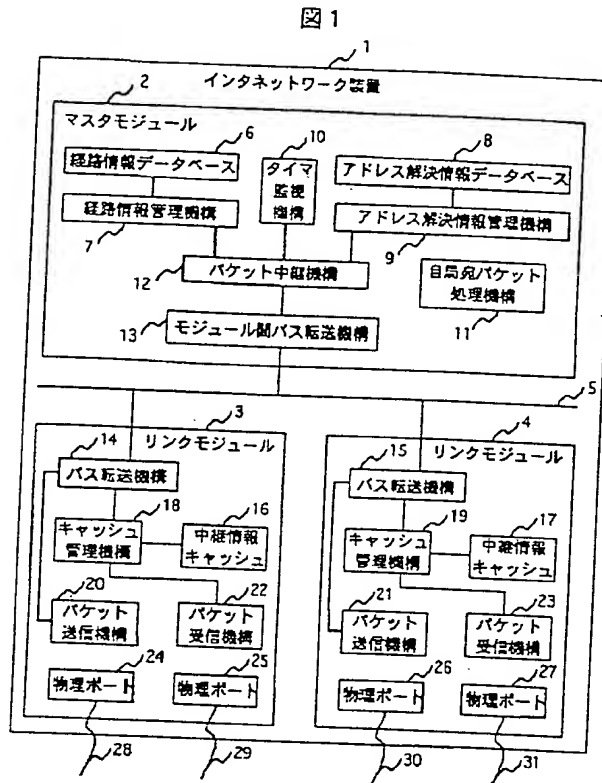
【符号の説明】

1…インターネットワーク装置、2…マスタモジュール、3、4…リンクモジュール、5…モジュール間バス、6…経路情報データベース、7…経路情報管理機構、8…アドレス解決情報データベース、9…アドレス解決情報管理機構、10…タイマ監視機構、11…自局宛パケット処理機構、12…パケット中継機構、13…モジュール間バス転送機構、14、15…バス転送機構、16、17…中継情報キャッシュ、18、19…キャッシュ管理機構、20、21…パケット送信機構、22、23…パケット受信機構、24～27…物理ポート、28～31…伝送路。

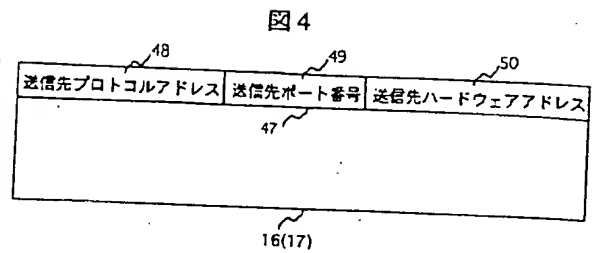
【図3】



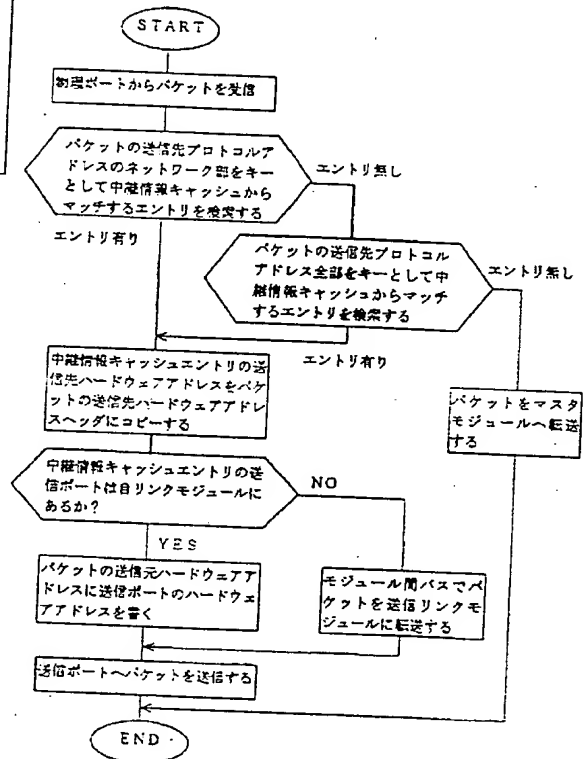
【図1】



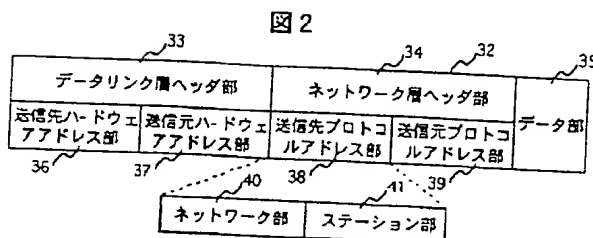
【図4】



【図5】

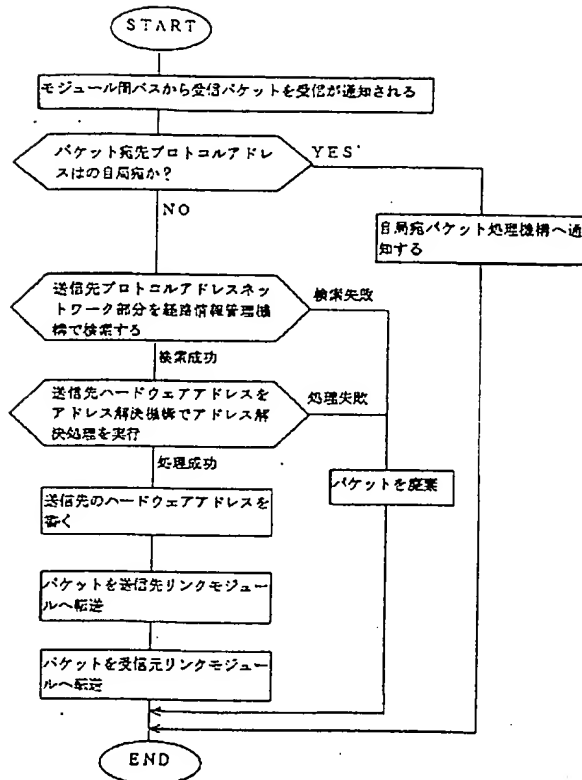


【図2】



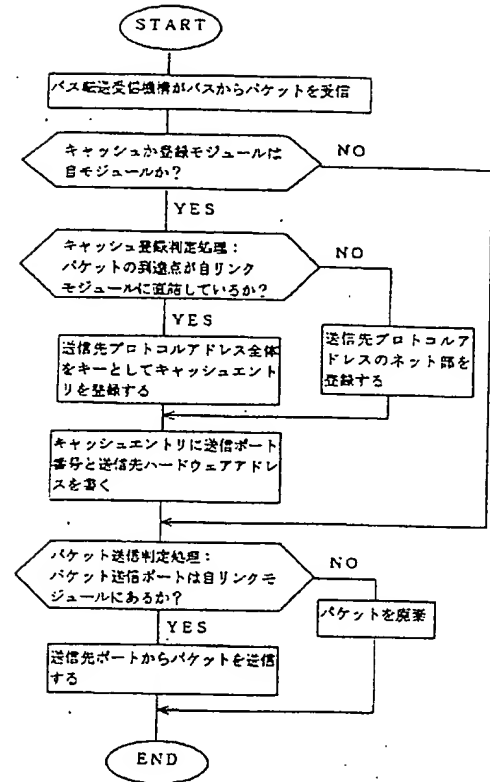
【図6】

図6



【図7】

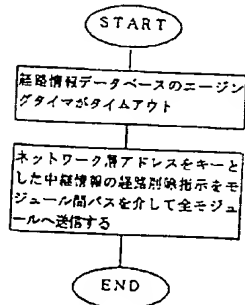
図7



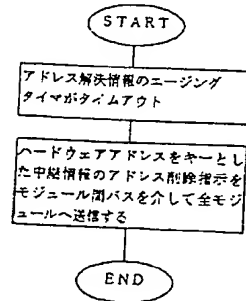
【図8】

図8

(a) ネットワーク層アドレスをキーとしたキャッシュエントリ削除指示処理

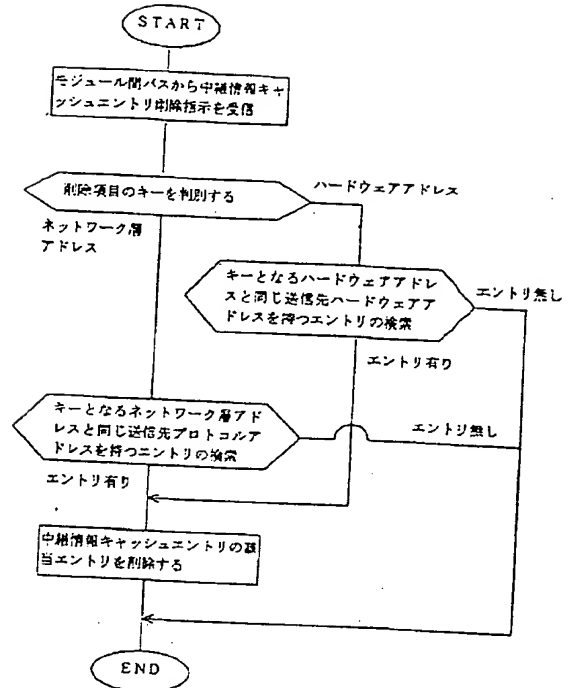


(b) ハードウェアアドレスをキーとしたキャッシュエントリ削除指示処理



【図9】

図9



フロントページの続き

- (72)発明者 アンドリュー ハート
神奈川県海老名市下今泉S10番地株式会社
日立製作所オフィスシステム事業部内
- (72)発明者 福田 将志
神奈川県海老名市下今泉S10番地株式会社
日立製作所オフィスシステム事業部内

- (72)発明者 迫田 博幸
神奈川県秦野市堀山下1番地日立コンピ
ュータエンジニアリング株式会社内
- (72)発明者 及川 康範
神奈川県横浜市中区尾上町6丁目81番地日
立ソフトウェアエンジニアリング株式会
社内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)